


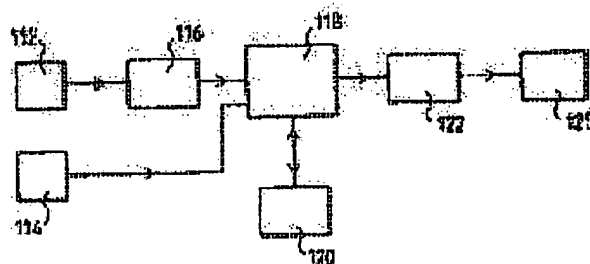
**VIDEO UNIT AND METHOD FOR THE VIDEO UNIT****Publication number:** JP2001292401 (A)**Publication date:** 2001-10-19**Inventor(s):** CHIN YUAN FUAT; DUMONT FRANK; TAN CHEE LAM;  
ZIOLOKOWSKI ANDRZEJ**Applicant(s):** THOMSON MULTIMEDIA SA**Classification:**

- international: *H04N5/7826; G11B20/10; H04N5/76; H04N5/92; H04N9/79; H04N5/77; H04N5/775; H04N5/783; H04N9/804; H04N5/7824; G11B20/10; H04N5/76; H04N5/92; H04N9/79; H04N5/77; H04N5/775; H04N5/783; H04N9/804; (IPC1-7): H04N5/7826; H04N5/76; H04N5/92*

- European: H04N9/79M

**Application number:** JP20010049220 20010223**Priority number(s):** EP20000400492 20000223; EP20000400493 20000223**Also published as:** US2001017972 (A1) KR20010085432 (A) CN1312651 (A)**Abstract of JP 2001292401 (A)**

**PROBLEM TO BE SOLVED:** To provide a video unit that extends the use of a circuit realizing digital processing so as to sufficiently utilize the circuit existing in the video unit. **SOLUTION:** The video unit has 1st and 2nd circuits, the 1st circuit generates a 1st base band analog video signal at a 1st output side, and the 2nd circuit is connected at least to the 1st output side, digitizes the 1st base band analog video signal, processes a corresponding digital stream at a 2nd output side and provides an output. The 2nd output side is connected at least to a 3rd circuit and the 3rd circuit generates a 2nd base band analog video signal at a 3rd output side on the basis of the digital stream.



Data supplied from the esp@cenet database — Worldwide

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号  
特開2001-292401  
(P2001-292401A)

(43) 公開日 平成13年10月19日 (2001. 10. 19)

(51) Int.Cl. <sup>7</sup>	識別記号	F I	テーマト* (参考)	
H 0 4 N	5/7826	H 0 4 N	5/76	Z
	5/76		5/782	Z
	5/92		5/92	H

審査請求 未請求 請求項の数29 O L (全 18 頁)

(21) 出願番号 特願2001-49220(P2001-49220)  
(22) 出願日 平成13年2月23日 (2001. 2. 23)  
(31) 優先権主張番号 0 0 4 0 0 4 9 2. 5  
(32) 優先日 平成12年2月23日 (2000. 2. 23)  
(33) 優先権主張国 欧州特許庁 (E P)  
(31) 優先権主張番号 0 0 4 0 0 4 9 3. 3  
(32) 優先日 平成12年2月23日 (2000. 2. 23)  
(33) 優先権主張国 欧州特許庁 (E P)

(71) 出願人 599110784  
トムソン マルチメディア  
フランス国 ブローニュ＝ビランクル ケ  
ア. ル ガロ 46  
(72) 発明者 ユアン フアト チン  
シンガポール国 シンガポール カシュウ  
ロード ナンバー02-03 ブロック 68  
(72) 発明者 フランク ドゥモント  
シンガポール国 シンガポール コロネー  
ション ドライヴ 9  
(74) 代理人 100061815  
弁理士 矢野 敏雄 (外3名)

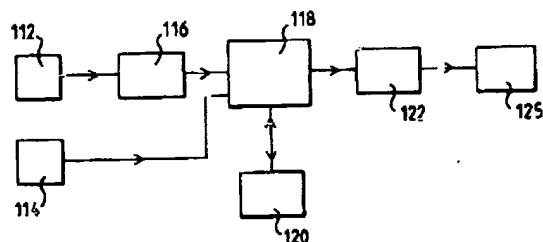
最終頁に続く

(54) 【発明の名称】 ビデオ装置及び該ビデオ装置のための方法

(57) 【要約】 (修正有)

【課題】 デジタル化を実現する回路の使用を拡大することによって、ビデオ装置における該回路の存在を十分に利用する。

【解決手段】 ビデオ装置は、第1回路と第2回路を有し、第1回路は第1ベースバンドアナログビデオ信号を第1出力側において発生させ、第2回路は、少なくとも第1出力側に接続可能であり、第1ベースバンドアナログビデオ信号をデジタル化し、また相応のデジタルストリームを第2出力側において処理しかつ出力するビデオ装置において、第2出力側は少なくとも第三回路に接続可能であり、第三回路は、第3出力側において第2ベースバンドアナログビデオ信号を、デジタルストリームに基づいて発生させるビデオ装置。



【特許請求の範囲】

【請求項1】 第1回路(112、14、12)と、第2回路(116、28、28、30)を有し、

該第1回路は、第1ベースバンドアナログビデオ信号を第1出力側において発生させ、

該第2回路は、少なくとも第1出力側に接続可能であり、それによって第1ベースバンドアナログビデオ信号をデジタル化し、また相応のデジタルストリームを第2出力側において処理かつ出力する、ビデオ装置において、

該第2出力側は、少なくとも第3回路(122、36、34、36)に接続可能であり、該第3回路は、第3出力側において、第2ベースバンドアナログビデオ信号を前記デジタルストリームに基づいて発生させることを特徴とする、ビデオ装置。

【請求項2】 第1回路はアナログ記録再生ユニット(14)である、請求項1記載のビデオ装置。

【請求項3】 第2回路及び第3回路はデジタル記録再生ユニット(16)の一部であり、また経路スイッチ(22)によって、第2回路を、アナログ記録再生ユニットまたはアナログ発信源(12)に選択的に接続することができる、請求項2記載のビデオ装置。

【請求項4】 デジタルスイッチ(38)によって、第2回路(28)と第3回路(36)とを直接接続することができる、請求項3記載のビデオ装置。

【請求項5】 第2回路はビデオデコーダ(28)であり、また第3回路はビデオエンコーダ(36)である、請求項4記載のビデオ装置。

【請求項6】 第2回路は、MPEGエンコーダ(30)と直列接続されたビデオデコーダ(28)であり、また第3回路は、ビデオエンコーダ(36)と直列接続されたMPEGデコーダ(34)である、請求項4記載のビデオ装置。

【請求項7】 第3出力側はアナログ記録再生ユニット(14)の入力側と接続可能である、請求項1記載のビデオ装置。

【請求項8】 第2回路及び第3回路はデジタル記録再生ユニット(16)の一部であり、また経路スイッチ(48)によって、第3出力側または第1出力側を、アナログ記録再生ユニット(14)の入力側に選択的に接続する、請求項7記載のビデオ装置。

【請求項9】 スイッチ(46)によって、第2回路を第3回路に直接接続することができる、請求項8記載のビデオ装置。

【請求項10】 第1アナログビデオ信号はCVBS信号であり、第3アナログビデオ信号はS-Vide o信号であり、またアナログ記録再生ユニットはS-VHSアナログユニットである、請求項7乃至9記載のビデオ装置。

【請求項11】 第1経路スイッチ(48)及び第2経

路スイッチ(50)は、第3出力側またはS-Vide oコネクタをS-VHSアナログユニットの入力側に選択的に接続する、請求項10記載のビデオ装置。

【請求項12】 マルチプレкса(118、42)は、第2回路と第3回路との間に挿入接続されており、それによって第2回路と第3回路とを直接接続することができる、請求項1記載のビデオ装置。

【請求項13】 マルチプレксаは、デジタル発信源(114、40)及び媒体インターフェース(120、32、24)に接続されており、また該マルチプレксаは、第3回路及び媒体インターフェースを、第2回路及びデジタル発信源に独立的に接続することができる、請求項12記載のビデオ装置。

【請求項14】 マルチプレксаは、第1スイッチ(130、44)と第2スイッチ(132、46)とを有し、

該第1スイッチは、第2回路に接続された入力側と、デジタル発信源に接続された入力側と、媒体インターフェースに接続された出力側とを備えており、

該第2スイッチは、第2回路に接続された入力側と、デジタル発信源に接続された入力側と、媒体インターフェースに接続された入力側と、第3回路に接続された出力側とを備えている、請求項13記載のビデオ装置。

【請求項15】 第1スイッチの入力側及び第2スイッチの入力側は、トランスコーダ(136)を介してデジタルビデオ発信源(134)に接続されている、請求項14記載のビデオ装置。

【請求項16】 請求項3記載のビデオ装置における、アナログ規格に従ってテープに記録されたビデオ信号を再生するための方法であって、ビデオ信号をデジタルユニット(16)を介して処理するステップを含む、方法。

【請求項17】 請求項8記載のビデオ装置において、ビデオ信号をアナログ規格に従ってテープに記録するための方法であって、

ビデオ信号をデジタルユニット(16)を介して処理するステップを含む、方法。

【請求項18】 ビデオ装置のメモリ(56)内の信号処理パラメータを読み出すステップを含み、ユーザは該信号処理パラメータの内容を変更できる、請求項16または17記載の方法。

【請求項19】 請求項1記載のビデオ装置のマイクロプロセッサ(26)を制御するための方法であって、第1ベースバンドアナログビデオ信号は第1の規格に従って発生し、該方法は、

前記第3回路に、第2ベースバンドアナログビデオ信号を、第1の規格とは異なる第2の規格に従って発生させるステップを含む、方法。

【請求項20】 請求項1記載のビデオ装置のマイクロ

プロセッサを制御するための方法であって、  
該方法は、  
オンスクリーンディスプレイプロセッサ（６０）にメニューを表示させるステップと、  
ユーザからの情報を待つステップと、  
該情報をメモリ（５６）に記憶するステップと、  
該情報を、第２回路または第３回路に信号処理用のパラメータとして送信するステップとを有する、方法。

【請求項２１】 請求項３または８記載のビデオ装置のマイクロプロセッサを制御するための方法であって、  
該方法は、  
オンスクリーンディスプレイプロセッサ（６０）にメニューを表示させるステップと、  
ユーザからの情報を待つステップと、  
該情報をメモリ（５６）に記憶するステップと、  
経路スイッチ（２２、４８）を該情報に基づいて制御するステップとを有する、方法。

【請求項２２】 ビデオカセットレコーダであって、  
該ビデオカセットレコーダは、アナログ記録再生ユニット（１４）とデジタル記録再生ユニット（１６）とを有し、  
該アナログ記録再生ユニット（１４）は、第１ベースバンドアナログビデオ信号用の出力側を有し、  
該デジタル記録再生ユニット（１６）は、第２ベースバンドアナログビデオ信号の入力側とデジタル処理手段（２８、３０、３４、３６）とを有し、該デジタル処理手段は、該デジタルユニット（１６）の出力側において第３ベースバンドアナログビデオ信号を発生させる、ビデオカセットレコーダにおいて、  
経路スイッチ（２２）によって、アナログユニット（１４）の出力側をデジタルユニット（１６）の入力側に接続することができることを特徴とする、ビデオカセットレコーダ。

【請求項２３】 請求項２２記載のビデオカセットレコーダを制御するための方法であって、  
デジタル処理手段（３６、３４）に静止画像を発生させるステップを含む、方法。

【請求項２４】 請求項２２記載のビデオカセットレコーダを制御するための方法であって、  
該ビデオカセットレコーダは、とりわけテープを駆動して走行させることができるドラムユニット（２４）を有し、  
該方法は、続いて、  
デジタル処理手段（３６、３４）に静止画像を発生させるステップと、  
ドラムユニット（２４）にテープの走行を停止させるステップとを含む、方法。

【請求項２５】 ビデオカセットレコーダはマイクロプロセッサ（２６）を有し、デジタル処理手段（３６、３４）に静止画像を発生させるステップは、一時停止信

号がマイクロプロセッサ（２６）によって受信されると直ちに実行される、請求項２３記載の方法。

【請求項２６】 ビデオカセットレコーダはマイクロプロセッサ（２６）を有し、デジタル処理手段はビデオエンコーダ（３６）を有し、またデジタル処理手段に静止画像を発生させるステップは、マイクロプロセッサ（２６）からビデオエンコーダ（３６）への指示によって実行される、請求項２３記載の方法。

【請求項２７】 ビデオカセットレコーダはマイクロプロセッサ（２６）を有し、デジタル処理手段はＭＰＥＧデコーダ（３４）を有し、またデジタル処理手段に静止画像を発生させるステップは、マイクロプロセッサ（２６）からＭＰＥＧデコーダ（３４）への指示によって実行される、請求項２３記載の方法。

【請求項２８】 請求項２２記載のビデオカセットレコーダを制御するための方法であって、  
該ビデオカセットレコーダはモニタスイッチ（１８）を有し、該モニタスイッチ（１８）によって、アナログユニット（１４）の出力側またはデジタルユニット（１６）の出力側を、ディスプレイ（２０）に接続可能なモニタスイッチ（１８）の出力側に選択的に接続する方法であって、  
該方法は、

モニタスイッチ（１８）に、デジタルユニット（１６）の出力側をモニタスイッチ（１８）の出力側に接続し、該接続は一時停止信号がマイクロプロセッサ（２６）によって受信された時に行われるステップを有する、方法。

【請求項２９】 請求項２２記載のビデオカセットレコーダを制御するための方法であって、  
該ビデオカセットレコーダはマイクロプロセッサ（２６）とモニタスイッチ（１８）とを有し、該モニタスイッチ（１８）によって、アナログユニット（１４）の出力側またはデジタルユニット（１６）の出力側を、ディスプレイ（２０）に接続可能なモニタスイッチ（１８）の出力側に選択的に接続する方法であって、  
該方法は、

モニタスイッチ（１８）に、アナログユニット（１４）の出力側をモニタスイッチ（１８）の出力側に接続させ、該接続は、サーチ信号がマイクロプロセッサ（２６）によって受信された時に行われる、方法。

【発明の詳細な説明】

【０００１】

【発明の属する技術分野】本発明は、ビデオ装置、とりわけビデオレコーダ及び該ビデオ装置のための方法に関する。

【０００２】

【従来の技術】ビデオ装置は、ビデオ信号を処理するための回路を備えた装置である。このような装置のうち、ビデオレコーダはビデオ信号を媒体に記録するための装

置に相当する。

【0003】ビデオレコーダについての公知の解決手段は、例えば米国特許第5504632号及び欧州特許出願第0671855号に開示されており、該構成は、図1に示す全体構成を有する。アナログ発信源2からのビデオ信号（例えばCVBS）は、アナログ記録再生ユニット4とデジタル記録再生ユニット6とに伝送される。

【0004】アナログ記録再生ユニット4は、アナログ発信源2からのビデオ信号をテープに記録することができる。該記録は、所定のアナログ規格に従って、すなわちデジタル化を行わずに、例えばVHSフォーマットまたはS-VHSのフォーマットに従って行われる。

【0005】デジタル記録再生ユニット6は、アナログ発信源2からのビデオ信号をテープに記録することができる。該記録は、所定のデジタル規格、例えばD-VHSに従って行われる。デジタル記録再生ユニット6は、通常アナログ発信源2からのアナログ信号をデジタル化するAD変換器及びデジタル化された信号を、テープに記録されるビットストリームに変換する手段を有する。

【0006】また、VCRはマイクロプロセッサ（図1には示さず）を有し、該マイクロプロセッサを介して、ユーザは、2つのユニット4及び6のうち、ユーザが記録モード（アナログ記録かデジタル記録かを選択）において使用を所望するのはどちらかを選択することができる。VCRは、検出手段（図示せず）も有し、該検出手段によって記録されたテープ上の信号の種類を検出することにより、アナログ記録再生ユニット4またはデジタル記録再生ユニット6を、記録されたテープの再生中に選択する。このような検出手段についての解決手段は、例えば欧州特許出願第0671855号に記載されている。

【0007】検出手段の出力に基づいて、マイクロプロセッサは、モニタスイッチ8を制御し、それによって、ディスプレイ10（記録されたビデオ信号を見ることができる）をアナログ記録再生ユニット4またはデジタル記録再生ユニット6に接続する。

【0008】このようなビデオ装置を使用する場合の可能性は限られている。なぜならば、アナログ信号のデジタル化が行われるのは、該アナログ信号をD-VHS等のデジタル規格に従って記録する時だけだからである。

【0009】

【発明が解決しようとする課題】本発明の課題は、デジタル化を実現する回路の使用を拡大することによって、ビデオ装置における該回路の存在を十分に利用することである。

【0010】

【課題を解決するための手段】上記課題を解決するため

に、次のビデオ装置が提案される。すなわち、該ビデオ装置は第1回路と第2回路を有し、該第1回路は第1ベースバンドアナログビデオ信号を第1出力側において発生させ、該第2回路は、少なくとも第1出力側に接続可能であり、第1ベースバンドアナログビデオ信号をデジタル化し、また相応のデジタルストリームを第2出力側において処理しかつ出力するビデオ装置において、第2出力側は少なくとも第3回路に接続可能であり、該第3回路は、第3出力側において第2ベースバンドアナログビデオ信号を、デジタルストリームに基づいて発生させる、ビデオ装置。

【0011】「少なくとも接続可能である」とは、接続可能であること、または接続されていることを意味する。

【0012】

【発明の実施の形態】また、本発明は、次の特徴事項を提案する。

【0013】マルチプレクサは、第2回路と第3回路との間に挿入接続されており、それによって第2回路と第3回路を直接接続することができる。

【0014】マルチプレクサは、デジタル発信源と媒体インターフェースとに接続されており、第3回路及び媒体インターフェースを第2回路及びデジタル発信源に独立的に接続することができる。

【0015】マルチプレクサは第1スイッチ及び第2スイッチを有する。該第1スイッチは、第2回路に接続されている入力側と、デジタル発信源に接続されている入力側と、媒体インターフェースに接続されている出力側とを備えている。該第2スイッチは、第2回路に接続されている入力側と、デジタル発信源に接続されている入力側と、媒体インターフェースに接続されている入力側と、第3回路に接続されている出力側を備える。

【0016】第1スイッチの入力側及び第2スイッチの入力側は、トランスコーダを介してデジタルビデオ発信源に接続されている。

【0017】第1回路は、アナログ記録再生ユニットである。

【0018】第2回路及び第3回路は、デジタル記録再生ユニットの一部であり、経路スイッチは、第2回路を、アナログ記録再生ユニットまたはアナログ発信源に選択的に接続することができる。

【0019】デジタルスイッチは、第2回路と第3回路とを直接接続することができる。

【0020】第2回路はビデオデコーダであり、第3回路はビデオエンコーダである。

【0021】第2回路は、MPEGエンコーダと直列接続されているビデオデコーダであり、第3回路は、ビデオエンコーダと直列接続されているMPEGデコーダである。

【0022】第3出力側は、アナログ記録再生ユニット

の出力側に接続可能である。

【0023】第2回路及び第3回路は、デジタル記録再生ユニットの一部であり、経路スイッチは、第3出力側または第1出力側を、アナログ記録再生ユニットの入力側に選択的に接続することができる。

【0024】スイッチは、第2回路と第3回路とを直接接続することができる。

【0025】第1アナログビデオ信号はCVBS信号であり、第3アナログビデオ信号はS-Video信号であり、アナログ記録再生ユニットはS-VHSアナログユニットである。

【0026】第1経路スイッチ及び第2経路スイッチは、第3出力側またはS-Vide oコネクタをS-VHSアナログユニットの入力側に選択的に接続する。

【0027】また、本発明は、以下のビデオ装置のための方法を提案する。

【0028】アナログ規格に従ってテープに記録されたビデオ信号を再生するための方法であって、該方法は、ビデオ信号をデジタルユニットを介して処理するステップを含む。

【0029】アナログ規格に従ってビデオ信号をテープに記録する方法であって、該方法は、ビデオ信号をデジタルユニットを介して処理するステップを含む。

【0030】ビデオレコーダのメモリにおける信号処理パラメータを読み出すステップを有する方法であって、該パラメータの内容はユーザが変更することができる。

【0031】ビデオ装置のマイクロプロセッサを制御するための方法であって、該ビデオ装置において、第1ベースバンドアナログビデオ信号は第1規格に従って発生し、該方法は、前記第3回路に、第2ベースバンドアナログビデオ信号を、前記第1の規格と異なる第2の規格に従って発生させるステップを含む。

【0032】ビデオ装置のマイクロプロセッサを制御するための方法であって、該方法は、以下のステップを含む。つまり、オンスクリーンディスプレイプロセッサにメニューを表示させるステップと、ユーザからの情報を待つステップと、該情報をメモリに記憶するステップと、該情報を、第2回路または第3回路に信号処理用のパラメータとして伝送するステップと、である。

【0033】ビデオ装置のマイクロプロセッサを制御するための方法であって、該方法は、以下のステップを含む。つまり、オンスクリーンディスプレイプロセッサにメニューを表示させるステップと、ユーザからの情報を待つステップと、該情報をメモリに記憶するステップと、経路スイッチを該情報に基づいて制御するステップと、である。

【0034】また、本発明は、以下のビデオカセットレコーダ及び方法を提案する。

【0035】該ビデオカセットレコーダは、アナログ記録再生ユニットと、デジタル記録再生ユニットと、経

路スイッチとを有し、該アナログ記録再生ユニットは、第2ベースバンドアナログビデオ信号用の出力側を備えており、該デジタル記録再生ユニットは、第2ベースバンドアナログビデオ信号用の入力側とデジタル処理装置とを備えており、該デジタル処理装置は、該デジタルユニットの出力側に第3ベースバンドアナログビデオ信号を発生させ、該経路スイッチは、アナログユニットの出力側をデジタルユニットの入力側に接続することができる、ビデオカセットレコーダ。

【0036】前記方法はビデオカセットレコーダを制御するための方法であって、該方法は、以下のステップを含む。つまり、デジタル処理装置に静止画像を発生させるステップである。

【0037】また、この方法は以下の連続するステップを含むことが提案される。

【0038】デジタル処理装置に静止画像を発生させるステップと、ドラムユニットにテープの走行を停止させるステップである。

【0039】さらなる有利な特徴事項は以下の通りである。

【0040】ビデオカセットレコーダはマイクロプロセッサを有し、デジタル処理装置に静止画像を発生させるステップは、一時停止信号がマイクロプロセッサによって受信されると直ちに実行される。

【0041】ビデオカセットレコーダはさらにモニタスイッチを有し、該モニタスイッチによって、アナログユニットの出力側またはデジタルユニットの出力側を、ディスプレイに接続可能なモニタスイッチに選択的に接続することができる。前記方法は、さらに、モニタスイッチにデジタルユニットの出力側をモニタスイッチの出力側に接続させるステップを含み、該接続は、一時停止信号がマイクロプロセッサによって受信された時に行われる。

【0042】ビデオカセットレコーダはマイクロプロセッサを有し、デジタル処理装置はビデオエンコーダを有し、前記デジタル処理装置に静止画像を発生させる手段は、マイクロプロセッサからビデオエンコーダへの指示によって実行される。

【0043】ビデオカセットレコーダはマイクロプロセッサを有し、デジタル処理装置はMPEGデコーダを有し、前記デジタル処理装置に静止画像を発生させる手段は、マイクロプロセッサからMPEGデコーダへの指示によって実行される。

【0044】ビデオカセットレコーダは、マイクロプロセッサとモニタスイッチを有し、該モニタスイッチは、アナログユニットの出力側またはデジタルユニットの出力側を、ディスプレイに接続可能なモニタスイッチの出力側に選択的に接続する。前記方法は、モニタスイッチに、アナログユニットの出力側をモニタスイッチの出力側に接続させるステップを有する。該接続は、サーチ

信号がマイクロプロセッサによって受信されたされた時に行なわれる。

【0045】これらの特徴事項によって、十分な解像度の画像を得ることができる。その場合、アナログインターレースフォーマット(VHSまたはS-VHS)に従って記録されたテープの可視再生が一時停止され、該可視再生がその他の便利モード(早送りサーチ、巻き戻しサーチ)の質を危険にさらすことはない。

【0046】

【実施例】本発明の実施例を添付の図面を参照して説明する。

【0047】その主要素子が図2aに示されているデジタルビデオレコーダは、アナログ発信源112およびデジタル発信源114を有する。アナログ発信源112は、通常アナログチューナであり、該アナログチューナは、アナログビデオ信号を遠隔地の送信側から、復調器に接続されたアンテナを介して受信する。また、アナログ発信源112は、例えば従来のアナログVCRの出力側とすることもできるであろう。アナログ発信源112は、ベースバンドアナログビデオ信号を発生させる。

【0048】デジタル発信源114としてデジタルチューナを使用することが可能であり、該デジタルチューナは、アンテナまたはケーブルリンクからビデオ信号を受信する。該ビデオ信号は、例えばMPEG-IIフォーマットに従って伝送用にデジタル符号化される。このようなデジタル符号化信号(またはデジタルストリーム)は、人工衛星から受信するビデオ信号用にすでに広く使用されており、また数年のうちに地上の通信(新HDTV規格)についてさえ使用されるはずである。デジタル発信源114のその他の例はハードディスクドライブ(HDD)である。

【0049】デジタルエンコーダ116は、アナログ信号をアナログ発信源112から受信し、例えばMPEG-IIフォーマットに従って符号化されたデジタルストリームを出力する。デジタルエンコーダ116によって実行される主なステップは、アナログ信号をデジタル信号に(とりわけアナログ信号のサンプリングによって)変換するステップと、デジタル信号を処理するステップと(とりわけ輝度と色差とを分離し、色差成分は、通常アナログ信号に混合され、いわゆるYUV信号を得る)及びデジタル信号を所定のフォーマットに従って符号化(及び可能ならば圧縮)するステップと、である。

【0050】デジタル発信源114及びデジタルエンコーダ116からのデジタルストリームは、同一のフォーマットに従って符号化される。該フォーマットは、例えば広く使用されるMPEG-IIフォーマットでもよい。デジタルエンコーダ116及びデジタル発信源114は、それぞれマルチプレクサ118の2つの異なる入力側に接続されている。

【0051】また、マルチプレクサ118は、双方向リンクを介して媒体インターフェース120に接続されている。媒体インターフェース120は、符号化されたデジタルストリームをビットストリームに変換することができ、それによって該符号化されたデジタルストリームを媒体に記録する。例えば、デジタルVCRにおいて、媒体インターフェース120は磁気ヘッドを備えるドラムを有する。その目的は、ビットストリームを磁気テープにD-VHSフォーマットに従って記録するためである。反対に、媒体インターフェース120は、ビットストリームを前もって記録された媒体から読み出し、該ビットストリームを、MPEG-II等の特定のフォーマットに従って符号化されたデジタルストリームに変換し、またデジタルストリームを双方向リンクにおいて出力することができる。

【0052】マルチプレクサ118の出力側はデジタルデコーダ122に接続されている。デジタルデコーダ122は、符号化されたデジタルストリーム(例えばMPEG-IIストリーム)をディスプレイ125に表示されるアナログ信号に変換することができる。該変換の主なステップは、符号化されたデジタルストリーム(例えばMPEG-II)を、符号化されていない(従って圧縮されていない)デジタル信号(例えばYUV信号)にデコードするステップと、アナログ信号を発生させるステップ(DA変換)である。デジタルデコーダ122から出力されたアナログ信号は、例えばCVBSタイプ、S-VideoタイプまたはRGBタイプであってもよい。また該アナログ信号は、ディスプレイ125、例えばテレビジョン装置に伝送される。

【0053】マルチプレクサ118の構成は、以下で詳細に説明される。マルチプレクサ118は、アナログ発信源112及びデジタル発信源114からのいかなるビデオ信号も、独立的に記録かつ表示することができる。当然、マルチプレクサ118は、前もって記録されたビデオ信号も表示することができる。

【0054】図2bから明らかなように、また前述の通り、マルチプレクサ118は、2つの別個の入力側123及び124を有し、それぞれが符号化されたデジタルビデオストリームを受信する。入力側123はデジタルエンコーダ116の出力側に接続されており、入力側124はデジタル発信源114の出力側に接続されている。マルチプレクサ118は、デジタルデコーダ122に接続された出力側128を有する。また、マルチプレクサ118は、点126において双方向リンクを介して媒体インターフェース120に接続されている。

【0055】マルチプレクサ118は、第1スイッチ130及び第2スイッチ132を有する。第1スイッチ130は、点126を入力側123または入力側124に選択的に接続することができる。その結果、第1スイッチ130は、(アナログ発信源112からのビデオ信号

及びデジタル発信源114からのビデオ信号のうち) どちらのビデオ信号を記録のため媒体インターフェース120に送信すべきか選択することができる。

【0056】第2スイッチ132は、出力側128を、入力側123、入力側124または点126に選択的に接続することができる。従って、第2スイッチ132は、どちらのビデオ信号をデコーダ122でデコードし、ディスプレイ125に表示すべきか、アナログ発信源112(入力側123)からのビデオ信号またはデジタル発信源114(入力側124)からのビデオ信号のどちらかを選択することができる。該選択は、これらの信号のうちどちらを記録できるかに関係なく行われる。また、第2スイッチ132は、媒体インターフェース120から読み出された、前もって記録された信号を再生中に表示することができる(点126)。

【0057】前述の構成をどのように使用できるかについての例を以下に示す。

【0058】ユーザがアナログ発信源112からのビデオ信号を記録することを所望する場合、第1スイッチ130は入力側123を点126に接続する。アナログ発信源112からのアナログ信号は、デジタルエンコーダ116によってデジタル符号化(及び圧縮)され、媒体に記録するため、入力側123、スイッチ130及び点126を介して媒体インターフェース120に送信される。

【0059】その際、ユーザは、同時に記録されるアナログ発信源112からのビデオ信号の監視、及びデジタル発信源114からのビデオ信号の監視を選択することができる(一方、アナログ発信源112からのビデオ信号は、前述の通りデジタル記録される)。ユーザがデジタル発信源114からのビデオ信号の監視を選択する場合、第2スイッチ132は出力側128を入力側124に接続する。従って、デジタル発信源114からのビデオ信号は、デジタルデコーダ122を介してディスプレイ125に送信される。

【0060】第1の実施例の変形例を図2cに示す。この変形例の素子は、第1実施例(図2a及び図2b)のそれと同一であり、該素子には同一の符号を付してあるので、説明は省略する。

【0061】図2cの解決手段によると、もう1つの発信源134、すなわちデジタルビデオ発信源が使用される。該デジタルビデオ発信源は、例えばDV規格に基づいたデジタルカムコーダであり、IEEE1394リンクを介して接続されている。ビデオレコーダはトランスコーダ136を有しており、該トランスコーダ136は、デジタルビデオ発信源134(DV規格)からのデジタル信号をデジタルストリームに変換することができる。該変換には、デジタル発信源114及びエンコーダ116と同一の規格、典型的にはMPEG-Iが使用される。

【0062】マルチプレクサ118は、トランスコーダ136に接続されている入力側142を有する。マルチプレクサ118は、図2bの第1スイッチ130と類似する第1スイッチ138と、図2bのスイッチ132と類似する第2スイッチ140とを有し、該第1スイッチ138は、入力側142を介してトランスコーダ136に接続されているもう1つの入力側を備えており、該第2スイッチは、入力側142を介してトランスコーダ136に接続されているもう1つの入力側を備えている。

【0063】図2cのビデオレコーダは、図2bのビデオレコーダと類似した機能を有し、2つではなく3つの発信源の中から選択して1つの発信源を記録し、またもう1つの発信源をディスプレイ125に表示するための発展形態を備える。

【0064】従って、本発明の解決手段は、以下のように変化に富むものである。該構成はいかなる数の発信源にも適用され、該適用は、スイッチ130及び132の入力側数が適合しており、また各発信源が共通のデジタルストリーム規格に変換される場合に行われる。

【0065】さらなる発展形態を図2dに示す。図2cの構成と比較して、点126及び出力側128は記録スイッチ150の2つの各入力側に接続されている。記録スイッチ150はトランスコーダ136に接続された出力側を有し、該接続は、例えば点142との接続のためにも使用される双方向リンクを介して行われる。

【0066】記録スイッチ150は、どのビデオ信号をデジタルビデオ発信源134において記録すべきか(カムコーダを備えている場合のように記録が可能な場合)を選択することができる。該ビデオ信号は、媒体インターフェース120からのビデオ信号(テープから再生されたビデオ信号)または表示用に送信されたビデオ信号(アナログ発信源またはデジタル発信源)のどちらか一方から選択される。記録スイッチ150を設けることによって、前記利点は、デジタルビデオ発信源134において記録を行う場合でさえ維持される。

【0067】本発明の第2実施例を図3aに示す。

【0068】この実施例において、ビデオカセットレコーダ(Video Cassette Recorder; VCR)は2つの主要な処理装置を有する。つまり、アナログ記録再生ユニット14(略してアナログユニット)及びデジタル記録再生ユニット16(略してデジタルユニット)であり、両者は以下で詳細に説明される。

【0069】アナログ発信源12(例えばチューナ及び復調器)は、アナログ信号であるベースバンド複合ビデオ信号(CVBS)を発生させる。発信源12からのビデオ信号は、一方でアナログユニット14に送信され、他方でスイッチ22(以下経路スイッチと称する)に送信される。最初の位置において、経路スイッチ22は、アナログ発信源12をデジタルユニット16の入力側に接



続することができ、それによって、アナログ発信源12からのアナログ信号をデジタル記録することができる。

【0070】デジタルユニット16の出力側及びアナログユニット14の出力側は、共にモニタスイッチ18に接続されており、それによって、デジタルユニット16及びアナログユニット14からの信号のうちどちらを見るためにディスプレイ20に送信するかを選択する。

【0071】また、アナログユニット14の出力側は経路スイッチ22に接続されており、該経路スイッチ22は、アナログユニット14の出力側をデジタルユニット16の入力側に接続することができる。従って、アナログで記録されたテープ（VHSフォーマット）を再生する場合、ユーザは以下の2つの発展形態から選択することができる。

【0072】経路スイッチ22によって、アナログユニット14の出力側をデジタルユニット16の入力側に接続し、また、モニタスイッチ18によって、デジタルユニット16の出力側をディスプレイ20に接続する。これによって、VHSテープからのアナログ信号がデジタルユニット16を通過することができる。その場合、デジタル回路を十分に利用することができ、以下にその例を示す。

【0073】（例えばメニューを介して）選択がマイクロプロセッサ26（図3b）によって実行される。該マイクロプロセッサ26は、ユーザの希望を記憶し、該希望に従って経路スイッチ22及びモニタスイッチ18を制御する。そのような方法の例を以下に記載する。

【0074】デジタルユニット16の様々な構成要素を図3bに示す。ドラムユニット24は主にドラムを有し、該ドラムは、テープの磁気信号を記録または再生するための磁気ヘッドを備えている。該ドラムユニット24は、双方向リンクを介してビットストリームプロセッサ32に接続されている。ドラムユニット24とビットストリームプロセッサ32とによって媒体インターフェースが実現されている。また、ドラムユニット24はアナログユニット14とも接続されている。これは、ドラムユニット24が、アナログ規格とデジタル規格の双方に基づく信号の記録及び読出しのために使用されるからである。

【0075】ビットストリームプロセッサ32は、圧縮されたビデオ信号をビットストリームに変換し、またその逆の変換を行うことができる回路である。該ビデオ信号は、MPEG-Iフォーマットに従って複数のバイトにより構成されている。指摘されるべきことは、図面において、回路間のリンクは、単一の線で明確に示されている。しかしながら、実際の回路においては、例えば1つのバイトを規定するために、該リンクは複数のワイヤから構成されている。同様に、本出願において、ビデ

オ信号は複数の電気信号によって構成することができる（S-Video信号またはRGB信号についても同様である）。

【0076】デジタルユニット16はビデオデコーダ28を有し、該ビデオデコーダ28はアナログ信号を経路スイッチ22から受信する。該アナログ信号は、前述の通り、アナログ発信源12からのアナログ信号またはアナログユニット14の出力側からのアナログ信号のどちらかである。適当なビデオデコーダはPhilips SAA7114 ICである。ビデオデコーダ28は主にAD変換を行い、CVBS信号を経路スイッチ22から受信した場合、輝度／色差分離を行う（従って、Y信号及びC信号が得られる）。また、ビデオデコーダ28は2つの色差成分U及びVの分離を行う。CVBS入力信号は、NTSC、PALまたはSECAMタイプとすることができる。SAA7114等の公知のビデオデコーダは、これらのいかなる規格にも対処できる。

【0077】ビデオデコーダ28はデジタルストリームを出力し、より正確には8-bitのストリームを4:2:2のbyteで出力する。つまり、輝度成分（Y）については4byteであり、第1の色差成分（U）については2byteであり、第2の色差成分（V）については2byteである。

【0078】ビデオデコーダ28はフィルタを有し、該フィルタは、前記信号の分離のために使用されるものと、（例えば輝度／色差分離用のくし形フィルタ）、彩度の制御、輝度コントラスト及び輝度調節等のビデオ信号処理を行うことができるものとがある。フィルタは適応形であり、それは、該フィルタのパラメータが、マイクロプロセッサ26によってシリアル<sup>2</sup>C-bus（点線で示す）を介して制御されることを意味する。

【0079】適応フィルタを備えたビデオデコーダのその他の例は、米国特許第5621478号に記載されている。

【0080】ビデオデコーダ28の4:2:2出力はMPEGエンコーダ30及びデジタルスイッチ38にパイパスを介して送信される。MPEGエンコーダ30（より正確にはMPEG-Iエンコーダ）は、4:2:2デジタルストリームをMPEGデジタルストリームに変換し、該MPEGデジタルストリームはビットストリームプロセッサ32に送信される。そして、相応のビットストリームがドラムユニット24に送信され、デジタル規格に従ってテープに記録される。

【0081】また、ビットストリームプロセッサ32はMPEGデコーダ34に接続され、該MPEGデコーダ34は、ビットストリームプロセッサ32からのMPEG-Iデータストリームを4:2:2デジタルストリームに変換する。該MPEG-Iデータストリームは、テープから読み出されたデータに対応する。そして、この4:2:2デジタルストリームはデジタルスイッチ38に出力され

る。

【0082】デジタルスイッチ38は、どのデジタルストリームがアナログ信号に符号化されるか、つまりどのデジタルストリームがビデオエンコーダ36に送信されるかを選択することができる。該デジタルストリームは、ビデオデコーダ28からのデジタルストリームまたはMPEGデコーダ34からのデジタルストリームのどちらかである。ビデオエンコーダ36から出力されたアナログ信号は、前述の通りモニタスイッチ18に送信されて、表示が可能である。

【0083】バイパスは、ビデオデコーダ28をビデオエンコーダ36に直接接続することができ、従って、MPEGエンコーダ及びMPEGデコーダを通過しない。その場合、情報が圧縮のために失われてしまうことがある。

【0084】デジタルユニット16は、以下の2つの操作モードを有する。

【0085】デジタルで記録されたテープ(D-VHS)を読み出す場合、ビットストリームはビットストリームプロセッサ32及びMPEGデコーダ34を通過し、デジタルスイッチ38は、信号がビデオエンコーダ36に送信される位置にある。

【0086】アナログテープ(VHS)を読み出す場合、ユーザは、前述の通り、アナログユニット14からのアナログ信号をビデオデコーダ28に、経路スイッチ22を介して入力することを選択できる。そして、デジタルスイッチ38は、ビデオデコーダ28の4:2:2出力側とビデオエンコーダ36の入力側とを直接接続することができる。出力されたアナログ信号はディスプレイに送信され、該送信は、前述の通り、モニタスイッチ18を正しく位置決めすることによって行う。

【0087】後者のモードにおいて、アナログVHS信号は、ビデオデコーダ28に設けられた高品質フィルタを通過し、それによって画質が向上する。さらに、フィルタは容易にプログラムすることができる。例えば、該プログラムはメニュー及びマイクロプロセッサ26を介して行うことができ、該メニューにおいて、ユーザは、該フィルタの主要パラメータを選択することができる。該マイクロプロセッサ26は相応の情報をビデオデコーダ28に送信する。

【0088】第2実施例のVCRは、多標準方式用コンバータとしても使用することができる。この操作モードにおいて、ビデオデコーダ28によって受信されたビデオ信号は、所定の規格、つまりPAL、SECAMまたはNTSCに従って実現される。ビデオデコーダ28の出力側における4:2:2デジタルストリームは、使用する規格に依存していない。なぜならば、Y信号、U信号及びV信号が分離され、規格(PAL、SECAM、NTSC)によって、どのようにしてY信号、U信号及びV信号が混合されてCVBS信号を得るかが決定されるからである。

【0089】4:2:2デジタルストリームは、有利

にはビデオエンコーダ36に、(デジタルスイッチ38を正しく位置決めすることによって)直接供給される。ビデオエンコーダは、いずれかの規格(PAL、SECAM、NTSC)に従ってビデオ信号を発生させる。該規格は、前記所定の規格と異なるものでもよい。従って、アナログ発信源12またはアナログユニット14からのアナログ信号を、その他の規格に基づいた信号に変換することができる。変換された信号は、VCRからディスプレイ20、またはその他のシステムにおいて使用される特定のコネクタに出力することができる。

【0090】図4aは第2実施例の変形例を示す。該変形例は、図3aと同一の全体構成を有しているが、図3bとは詳細な実装形態において異なる。しかしながら、図3bと同一の素子には同一の符号を付してあり、説明は省略する。

【0091】図3aに示すように、経路スイッチ22は、デジタルユニット16の入力側(及びより正確にはビデオデコーダ28の入力側)を、アナログ発信源12の出力側またはアナログユニット14の出力側に選択的に接続することができる。

【0092】ビデオデコーダ28は、4:2:2デジタルストリームを送信するためにMPEGエンコーダ30に接続され、該4:2:2デジタルストリームはMPEGエンコーダ30によって第1MPEGデジタルストリームに変換される。第1MPEGデジタルストリームは、MPEGエンコーダ30からマルチプレクサ42に出力される。また、マルチプレクサ42は第2MPEGデジタルストリームをデジタルチューナ40から受信する。

【0093】マルチプレクサ42は、ビットストリームプロセッサ32の入力側及び出力側の両方にも接続されている。択一的には、マルチプレクサ42とビットストリームプロセッサ32との接続は、双方向リンクを介して行う(ビットストリームプロセッサ32で処理されたデータは一方に一度しか出て行くことができないので、テープにおける同時の読出し及び記録は不可能である)。

【0094】マルチプレクサ42は、MPEGデコーダ34に接続された別個の出力側を有し、それによって、マルチプレクサ42によって選択された第3MPEGデジタルストリームを4:2:2デジタルストリームに変換する。MPEGデコーダ34の出力側はビデオエンコーダに接続されており、それによって、表示可能なアナログビデオ信号を4:2:2デジタルストリームから発生させる。

【0095】第2実施例と同様、ビデオエンコーダ36の出力側はモニタスイッチ18に接続され、それによって、ディスプレイ20はアナログユニット14またはデジタルユニット16から信号を受信することができる。

【0096】マルチプレクサ42は、MPEGエンコーダ3

0またはデジタル発信源40をビットストリームプロセッサ32に(記録のため)選択的に接続することができる。またビットストリームプロセッサ32、MPEGエンコーダ30またはデジタル発信源40をMPEGデコーダ34に(表示のため)選択的に接続することができる。上記は、図5を参照して以下に詳細に記載される。

【0097】マルチプレクサ42は、主に2つのスイッチ、つまり第1スイッチ44及び第2スイッチ46を有する。第1スイッチ44は、第1MPEGデジタルストリーム及び第2MPEGデジタルストリームを受信し、これら2つのデジタルストリームのうちどちらが、ビットストリームプロセッサ32に送信され、テープに記録されるかを選択する。また、第2スイッチ46は、第1MPEGデジタルストリーム及び第2MPEGデジタルストリームを受信し、さらに、ビットストリームプロセッサ32から出力されたMPEGデジタルストリーム(つまり、再生中にテープから読み出された情報)を受信する。第2スイッチ46は、該第2スイッチ46が受信したMPEGデジタルストリームのうちどちらが、第3MPEGデジタルストリームとしてMPEGデコーダ34に送信されるかを選択する。該第3MPEGデジタルストリームは、ディスプレイ20に表示される画像を表す。

【0098】第1スイッチ44及び第2スイッチ46は、マイクロプロセッサによってユーザの希望に従って制御される。マルチプレクサ42は、どのMPEGデジタルストリームを記録すべきかだけでなく、どのMPEGデジタルストリームを表示すべきかを選択することができる。また、マルチプレクサ42は、第1MPEGデジタルストリーム及び第2MPEGデジタルストリームの一方を同時に記録し、また第1デジタルストリーム及び第2デジタルストリームの他方を表示することができる。

【0099】従って、マルチプレクサ42は、MPEGエンコーダ30を、第2スイッチ46によってMPEGデコーダ34に直接接続することができる。これは重要であり、とりわけ経路スイッチ22が位置決めされることによってアナログユニット14からのアナログ信号をビデオデコーダ28に入力し、またモニタスイッチ18がディスプレイ20をビデオエンコーダ36に接続する場合に重要である。この場合、VHSテープから読み出されたアナログ信号は以下の経路を進む。つまり、経路スイッチ22、ビデオデコーダ28、MPEGエンコーダ30、マルチプレクサ42、MPEGデコーダ34、ビデオエンコーダ36、モニタスイッチ18、ディスプレイ20である。

【0100】以下の集積回路を使用することができる。

【0101】Philips SAA7114はビデオデコーダ、NEC uPD61050はMPEGIIエンコーダ、Philips SAA6700Hはビットストリームプロセッサ、SGS-Thomson ST

I5500はMPEGIIエンコーダとビデオエンコーダとを組み合わせたものとして使用することができる。

【0102】様々なエンコーダ及びデコーダにおいて、ビデオ信号の処理は、マイクロプロセッサからの指示の制御下において、とりわけ画質改善のために行うことができる。例えば、ろ波及び時間軸補正(TBC)を行うことができ、それによって、とりわけ画像がいつも安定する。ビデオレコーダは、この変形実施形態の多標準方式用コンバータとして使用することができる。変換は、とりわけD-VHS記録及びD-VHS再生中に実行される。これに関して、指示を、マイクロプロセッサ26からMPEGエンコーダ30及びMPEGデコーダ34に送信することができる。例えば、アナログ発信源12からのPAL信号をビデオデコーダ28において4:2:2デジタルストリームにデコードし、またNTSC信号として、MPEGエンコーダ30によって符号化することによってD-VHSの場合と同様に記録することができる。

【0103】図4aのVCRはメニューを介してユーザの指示に従うが、このようなVCRの制御についてのその他の例を図4b乃至図4dを参照して説明する。

【0104】第1期間において、ユーザはVCRの操作に関する好みを入力する。ユーザは、リモコンを起動させることによって、信号が受信機58によって受信され、またマイクロプロセッサ26に送信される。

【0105】それによって、該マイクロプロセッサ26は、(a)ディスプレイ20に表示されるメニューを、従来のオンスクリーンディスプレイ(OSD)プロセッサ60を介して変更し、または(b)メモリ56における操作パラメータの値を変更する。

【0106】図4aの回路の様々な発展形態を制御するために、以下の方法がある。

【0107】OSDメニューを表示することによって、デジタル画質改善(図4b及び図4c)を行うかどうかを提案する。

【0108】ユーザからの指示、とりわけ受信機58からの指示を待つ。

【0109】ユーザがデジタル画質改善を行うことを指示した場合、OSDメニューを表示することによって、好みの選択(図4c)、例えば輝度、ディテール、鮮鋭度、色差及び時間軸補正等を選択することを提案する。

【0110】ユーザが好みの変更を指示した場合、メモリ56における相応のパラメータを修正する。

【0111】また、OSDメニューは、ユーザに、様々な好みの設定をデフォルトするように提案することができる。

【0112】第2期間において、ユーザはビデオテープの再生(PB)を行う。そこで、VCRは、テープの内容を、記憶された好みに従って再生する。マイクロプロ

セッサ26に関して、該再生は、主に以下のステップに存ずる。

【0113】(c)メモリ56におけるパラメータを読み出す。

【0114】(d)アナログユニット14、デジタルユニット16、経路スイッチ22及びモニタスイッチ18をそれらに従って制御する。

【0115】図4aの回路の制御は、VHSテープが挿入され、再生モードを開始した場合(受信機58におけるユーザからマイクロプロセッサ26への指示)に行われ、そのステップは以下の通りである。

【0116】テープの種類に基づく情報を検出手段62から受信する。

【0117】メモリ56において、該種類のテープの再生に対応するパラメータ、例えば以前に入力したVHS再生に対応するパラメータを読み出す。

【0118】パラメータが、デジタル画質改善が選択されなかったことを示す場合、モニタスイッチ18を制御することによってアナログユニット14の出力側をディスプレイ20の入力側に接続する。

【0119】パラメータが、デジタル画質改善が選択されていることを示す場合、経路スイッチ22を制御することによってアナログユニット14の出力側をビデオデコーダ28の入力側に接続し、第2スイッチ46を制御することによってMPEGエンコーダ30の出力側をMPEGデコーダ34の入力側に接続し、モニタスイッチ18を制御することによってビデオエンコーダ36の出力側をディスプレイ20に接続し、またパラメータに従って指示をビデオデコーダ28に送信する。

【0120】従って、ユーザは、どのようにデジタルユニット16を利用したいかを決定することができる。該利用は、再生のためにアナログユニット14を使用している場合でも可能である。

【0121】前記構成の利点に関するその他の例を説明する。従来のVHS規格に従って、画像を表すアナログ信号は、図6aに示すように、傾斜トラックでテープに記録される。画像の線の第1部分(つまりPAL/SECAMについては312 1/2走査線、NTSCについては262 1/2走査線)は、単独トラックAに記録される。図6bは、トラックAに記録された最初の2本のラインの例を示す。画像走査線の第2の部分は続くトラックBに記録される。図6cは、そのような2本のラインの例を示す。

【0122】各トラックA及びBからの走査線は、図6dに概略的に示すようにインターレースされている。公知のように、図6b及び図6cに示す画像は、それぞれ全く同時に表示されないが、ユーザの網膜における残像によって、該ユーザは、図6dに示すような画像が見るのである。

【0123】ユーザがビデオの一時停止を要求した場合

(一時停止モード)、テープは止まり、ドラムは同一トラック、例えばトラックAの読出しを続ける。従って、前後のトラックの情報を得ることはできない。なぜならば、従来のアナログユニットは画像の一部を記憶するメモリを有していないからである。それに対して、テープから読み出されたビデオ信号は、直接ディスプレイに送信される。

【0124】従来のVCRにおいて、一時停止モード中表示される画像は図6eに示されるとおりとなる。図6eにおいて、トラックAのラインはそれぞれ2回表示される。従って、解像度は、一時停止モードにおいては二分される。

【0125】本発明のVCRにおいては、図4aに示すように、ユーザが、VHSから読み出されたアナログ信号に前述のデジタルユニットを通過させる場合(デジタル画質改善)、十分な解像度を持つ画像(つまり、A及びBの両トラックからの情報)が、MPEGデコーダ34のメモリに記憶される。従って、ユーザが一時停止モードを要求した場合、マイクロプロセッサはMPEGデコーダ34に静止画像を要求する(「固定画像」)。該MPEGデコーダ34は、(図6fに概略的に示す)画像を、十分な解像度でビデオエンコーダ36を介してディスプレイ20に送信し続ける。十分な解像度を有することに加えて、垂直のジッタは完全に回避される。

【0126】次のステップにおいて、テープの走行は止まり、ドラムは同一トラックの読出しを続ける。重要なのは、連続的に表示される画像は、MPEGデコーダ34によって、一時停止ボタンを押す前に受信された最後の画像であるということである。該受信は、十分な解像度で行われるが、アナログユニットは半分の解像度の画像を送信し続ける。なぜならば、この半分の解像度の画像は「固定」モードにあるMPEGデコーダ34によって無視されるからである。

【0127】択一的には、上記は、ユーザがデジタル画質改善を選択した場合だけでなく、従来のVHSテープまたはS-VHSテープの再生中にも適用できる(モニタスイッチ18は、アナログユニット14をディスプレイ20に接続する)。

【0128】この変形例によれば、テープの再生中(通常速度)、経路スイッチ22はアナログユニット14の出力側をビデオデコーダ28の入力側に接続し、第2スイッチ46はMPEGエンコーダ30をMPEGデコーダ34に直接接続する。(それによって、MPEGデコーダ34はビデオ信号を受信する。)しかしながら、モニタスイッチ18は、(従来のVHSまたはS-VHSの再生が選択された場合、)アナログユニット14の出力側をディスプレイ20に接続する。

【0129】一時停止ボタンを押した場合、マイクロプロセッサ26は、一時停止指示(「固定画像」)をMP

EGデコーダ34に送信するだけでなく、自動的にモニタスイッチ18を切り替えることによってビデオエンコーダ36をディスプレイ20に接続する。そして、次のステップにおいて、テープの走行が止まり、ドラムは、前記構成のように同一トラックの読出しを続ける。

【0130】従って、デジタルユニット16を、アナログユニット14からのテープのアナログ再生中でさえ利用できる。

【0131】MPEGデコーダ34からの静止画像も得ることができ、一方で、アナログ発信源12またはデジタルチューナ40を、デジタルユニット16を介して監視する。(アナログ発信源については、経路スイッチ22はアナログ発信源12をビデオデコーダ28に接続する。どちらの場合も、第2スイッチ46はMPEGエンコーダ30をMPEGデコーダ34に接続し、モニタスイッチは、ビデオエンコーダ36をディスプレイ20に接続する。) また、指摘されるべきことは、ビデオエンコーダ36は、3つの公知の種類に基づくビデオ信号を出力できるということである。すなわち、CVBS、S-Video及びRGBである。従って、VHSテープを読み出す場合、アナログユニット14はCVBS信号を出力するが、ディスプレイ20は、(比較的良質な) S-Video信号またはRGB信号でさえ受信できる。該受信が可能なのは、ビデオ信号がデジタルユニット16を通過するからである。

【0132】また、本発明の特徴事項は、アナログユニット14がS-VHSテープを読み出す際にS-Video信号を出力する場合にも適用できる。VHS(CVBS信号)用の1本のワイヤの代わりに、S-Videoタイプのビデオ信号は2本のワイヤ(Y及びC、つまり輝度及び色差)に基づいて符号化される。従って、2つの経路スイッチ22が存在し、一方は輝度用、他方は色差用である。

【0133】さらに、これらの結果は、ドラムユニット24の規格に対して使用されたテープの規格に依存しない。例えば、NTSC規格に従って記録されたVHSテープをPAL/SECAM専用のドラムを用いて読み出す場合、従来の構成での結果は再生中(通常速度での再生)は正常であるが、一時停止モードにある場合は問題が生じる。本発明によってそのような問題は取り除かれる。

【0134】前記デジタル画像補正は、前述のように多くの利点を有している。しかしながら、早送りサーチまたは巻き戻しサーチ(記録された時よりも早い速度で、テープを同一または反対の方向に再生すること)間には、アナログ信号を、アナログユニット14デジタルユニット16を介して通過させることがアーチファクトを生じさせ、とりわけマクロブロックが出現することがありうる。

【0135】従って、モニタスイッチ18が、自動的にアナログユニット14の出力側をディスプレイ20に、

早送りサーチまたは巻き戻しサーチ中に接続することが提案される。該接続は、サーチ信号がマイクロプロセッサによって受信機58を介して受信された時に実行される。

【0136】本発明の第3実施例を図7に示す。この実施例において、アナログ発信源12からのアナログ信号はデジタルユニット16及び経路スイッチ48の第1入力側に送信され、これによってアナログユニット14への接続を可能にする。アナログユニット14の出力側及びデジタルユニット16の出力側は、モニタスイッチ18によってディスプレイ20に選択的に接続することができる。

【0137】また、デジタルユニット16の出力は経路スイッチ48の第2出力側に送信される。これによって、経路スイッチ48は相応の位置にある場合、アナログ発信源12からのアナログ信号は、アナログユニット14において記録される前にデジタルユニット16を通過することができる。該記録は、例えばVHSまたはS-VHS規格に従って行われる。従って、該記録は、前述のデジタルユニット16において行われる信号処理によって比較的良質である。

【0138】図7の全体構成についての特定の適用例を、図8を参照して説明する。

【0139】VCRはその主な素子が図8に示されており、S-VHSアナログユニット15を有する。これは、アナログユニット15は、S-VHSフォーマットでS-Video信号を記録できることを意味する。その場合、ビデオ信号は、輝度と色差とを意味する2つの分離した電気信号Y及びCによってそれぞれ表される。

【0140】S-VHSアナログユニットは2つの入力側を有し、該2つの入力側はS-Video発信源52、例えばS-Videoコネクタに接続可能であり、一方の入力側はベースバンドCVBS信号発信源12、例えば復調器を含むアナログチューナに接続することができる。(ある変形実施形態においては、2つのS-VideoラインのうちYラインは、S-Videoモードが使用中でない場合、CVBS信号の伝送用に使用することができるであろう。) CVBS信号はY信号及びC信号を含み、該Y信号及びC信号は、複合信号として結合されることによってバンド幅を節約する。従って、VHS規格に基づくCVBS信号またはS-Video規格に基づくS-Video信号を記録することができる。

【0141】アナログ発信源12の出力側は、一方でS-VHSアナログユニットの相応の入力側に接続され、他方でデジタルユニットのビデオデコーダ28のCVBS入力側に接続されている。

【0142】S-Videoコネクタ52からのYライン出力は、一方で第1経路スイッチ48に送信され(S-VHSアナログユニット15に接続することができる

よにするため)、他方でビデオデコーダ28のY入力側に送信される。

【0143】S-VideoコネクタからのCライン出力は第2経路スイッチ50に送信され、それによって、該S-Videoコネクタは、S-VHSアナログユニットの色差信号入力側及びビデオデコーダ28に接続することができる。

【0144】Philips SAA7114 ICはこの目的に関する便利なビデオデコーダである。ビデオデコーダ28において、S-Video信号(Y信号及びC信号)は4:2:2デジタルストリームに変換される。該変換は、主にA/D変換及び2つの色差成分の分離(C信号をU信号及びV信号に変換する)からなる。

【0145】前記実施例に示すとおり、ビデオデコーダ28に入力されたCVBS信号も、4:2:2デジタルストリームに変換される。

【0146】デジタルユニットのその他の素子(MPEGエンコーダ30、デジタルチューナ40、マルチプレクサ42、ビットストリームプロセッサ32、MPEGデコーダ34及びビデオエンコーダ36)は、第2実施例(図4a)に記載されているものと同一なので、説明は省略する。

【0147】既に指摘したように、ビデオエンコーダ36はとりわけS-Video信号を出力し、該出力は、図8において2本のラインで表されている。S-VHSアナログユニット15も、S-VHSテープが再生される場合、S-Video信号を2本のラインで出力することができる。S-VHSアナログユニット15からのYライン及びビデオエンコーダ36からのYラインは、第1モニタスイッチ18に入力され、それによってディスプレイ20に送信されるY信号を選択する。S-VHSアナログユニット15からのCライン及びビデオエンコーダ36からのCラインは第2モニタスイッチ19に入力され、それによってディスプレイ20に送信されるC信号を選択する。

【0148】また、S-VHSアナログユニット15はCVBS信号を出力することができる(ワイヤは、図を簡単にするため図示されない)。

【0149】また、ビデオエンコーダ36からのYライン出力側及びCライン出力側は、第1経路スイッチ48及び第2経路スイッチ50にそれぞれ接続されており、それによって、該Yライン出力側及びCライン出力側を、S-VHSアナログユニット15のY入力側及びC入力側にそれぞれ接続することができる。従って、デジタルユニットから出力されたS-Videoをアナログユニット15の入力側に送信することができる。これは、以下のように使用される。

【0150】VCRは様々な操作モードに従って機能する。該操作モードはユーザの選択に依存し(例えば前述

のメニューを介して)、また検出手段に依存することができ、該検出手段は、どの種類の信号をテープに記録すべきかを決定する(例えば、欧州特許出願第0671855号参照)。これらのパラメータに依存して、VCRのマイクロプロセッサは様々なスイッチ並びにアナログ及び/またはデジタルユニットを制御する。

【0151】モードとその主な特徴事項は以下の通りである。

【0152】アナログ発信源12からのCVBS信号をVHS規格(ユーザが選択)で記録する。S-VHSアナログユニット15は、そのCVBS入力側で受信した信号を使用する。

【0153】S-Videoコネクタ52からのS-Video信号をS-VHS規格(ユーザが選択)で記録する。第1経路スイッチ48は、S-Videoコネクタ52のY出力側をS-VHSアナログユニット15のY入力側に接続し、第2経路スイッチ50は、S-Videoコネクタ52のC出力側をS-VHSアナログユニット15のC入力側に接続する。

【0154】アナログ発信源12からのCVBS信号をD-VHS規格(ユーザが選択)で記録する。デジタルユニットが選択され、アナログ発信源12からのCVBS信号を、ビデオデコーダ28、MPEGエンコーダ30及びビットストリームプロセッサ32を介して記録する。

【0155】S-Videoコネクタ52からのS-Video信号をD-VHS規格(ユーザが選択)で記録する。ビデオデコーダ28は、そのY入力側及びC入力側で受信したビデオ信号を使用する。

【0156】S-VHSテープを再生する(ユーザがテープの再生を選択し、検出手段がテープの種類を決定する)。第1モニタスイッチ18及び第2モニタスイッチ19によって、S-VHSアナログユニット15からのY信号及びC信号を、ディスプレイ20のY入力側及びC入力側に入力することができる。

【0157】D-VHSテープを再生する(ユーザがテープの再生を選択し、検出手段がD-VHSテープを検出する)。ビデオエンコーダ36からのY信号及びC信号はディスプレイ20に送信され、該送信は、第1モニタスイッチ18及び第2モニタスイッチ19を正しく位置決めすることによって行われる。

【0158】デジタルチューナ40からのMPEGストリームをS-VHS規格(ユーザが選択)に従って記録する。MPEGストリームは、マルチプレクサ42(とりわけスイッチ46)のためにMPEGデコーダ34に送信され、続いてMPEGデコーダ34によって4:2:2デジタルストリームに変換され、ビデオエンコーダ36によってS-Video信号(Y/C信号)に変換される。その時、S-Video信号は、S-VHS規格でS-VHSアナログユニット15によ

て記録される。該記録は、第1経路スイッチ48及び第2経路スイッチ50の位置決めに基づくものである。該位置決めによって、ビデオエンコーダ36のY出力側がS-VHSアナログユニット15のY入力側に接続され、ビデオエンコーダ36のC出力側がS-VHSアナログユニット15のC入力側に接続される。

【0159】アナログ発信源12からのCVBS信号をS-VHS規格（ユーザが選択）に従って記録する。CVBS信号は、ビデオデコーダ28によって4:2:2デジタルストリームに変換される。該記録は、とりわけビデオデコーダ28に組み込まれたデジタルくし形フィルタを介して行われ、該デジタルくし形フィルタは、輝度/色差分離を行う。そして4:2:2信号は、マルチプレクサ42を介してMPEGエンコーダ30に送信され、該マルチプレクサ42を制御することによってMPEGストリームをMPEGデコーダ34に直接到達させる（第2スイッチ46によって、MPEGエンコーダ30をMPEGデコーダ34に直接接続する；図5参照）。MPEGデコーダ34からの4:2:2デジタルストリームは、ビデオエンコーダ36に送信され、該ビデオエンコーダ36は、S-Video信号をY出力及びC出力に基づいて発生させ、該S-Video信号は、S-VHSアナログユニット15のY入力側及びC入力側に送信され、該送信は、第1経路スイッチ48及び第2経路スイッチ50の正しい位置決めに基づいている。

【0160】この後者の例において理解できるのは、S-VHSアナログユニット15はくし形フィルタを必要としないので、そのコストを著しく引き下げることができることである。デジタルくし形フィルタは、デジタルユニット16におけるビデオデコーダ28の一部であり、該デジタルくし形フィルタが代わりに使用される。

【0161】注意すべきは、アナログ発信源12の出力側とS-VHSアナログユニット15のCVBS入力側との間に挿入接続された第3経路スイッチを使用すること、またビデオエンコーダ36のCVBS出力を該第3経路スイッチに送信することが可能なことである。この構成によって、（VHS記録について）以下の選択を行うことができる。つまり、CVBSアナログ発信源12をS-VHSアナログユニット15に直接接続するか、または画像補正用のデジタルユニットを介して接続するか、または前述（第2実施例）NTSC、PAL及びSECAM間において変換するかである。第3経路スイッチは、図8を簡単にするために図示されない。

【0162】本発明の第4実施例を図9に示す。第4実施例によると、ビデオカセットレコーダ（VCR）は、S-VHSアナログユニット15を有し、該S-VHSアナログユニット15は、ドラムユニット24を介して磁気テープに記録を行い、かつ磁気テープからの再生を

行う。

【0163】S-VHSアナログユニット15及びドラムユニット24を結合することによって、VHS規格でベースバンドCVBSビデオ信号を記録することができる。該ベースバンドCVBSビデオ信号は、アナログ発信源12から、S-VHSアナログユニット15のCVBS入力側で受信される。また、該結合によって、S-Video信号の記録を行うことができる。該S-Video信号は、S-VHSアナログユニット15のY入力側及びC入力側において、S-VHS規格に従って受信される。

【0164】前述の通り、アナログ発信源12からのCVBSベースバンドビデオ信号は、S-VHSアナログユニット15のCVBS入力側に送信される。さらに、アナログ発信源12からのCVBSベースバンドビデオ信号は、ビデオデコーダ28のCVBS入力側に送信される。CVBSベースバンドビデオ信号に基づいて、ビデオデコーダ28は4:2:2デジタルストリームを発生させる。デジタルストリームの発生は、とりわけデジタル化、デジタルくし形フィルタによる輝度/色差（Y/C）分離及び色差成分U及びVの分離を介して行われる。

【0165】4:2:2デジタルストリームは、ビデオエンコーダ36に送信され、該ビデオエンコーダ36は、その出力側においてとりわけS-Video信号を発生させる（従って、輝度信号をY出力側で、また色差信号をC出力側でそれぞれ出力する）。ビデオエンコーダ36のY出力側は、輝度スイッチ54の入力側に接続されており、該輝度スイッチ54の他方の入力側は、S-Videoコネクタ52のYピンに接続されている。同様に、ビデオエンコーダ36のC出力側は、色差スイッチ55の入力側に接続されており、該色差スイッチ55の他方の入力側は、S-Videoコネクタ52のCピンに接続されている。

【0166】輝度スイッチ54及び色差スイッチ55の出力側は、S-VHSアナログユニット15のY入力側及びC入力側にそれぞれ接続されている。従って、輝度スイッチ54及び色差スイッチ55は、以下のどのS-Video信号をS-VHS規格に従って記録すべきかを選択することができる。つまり、S-Videoコネクタ52からのS-Video信号と、ビデオエンコーダ36からのS-Video信号とであって、アナログ発信源12のCVBS信号に基づいてビデオデコーダ28を介して発生したS-Video信号とである。

【0167】従って、本発明のS-VHSアナログユニット15は、輝度/色差分離用のアナログくし形フィルタを有していないので、アナログくし形フィルタを備えた従来のS-VHS処理ユニットより安価である。ビデオデコーダ28及びビデオエンコーダ36は削減コストの標準ICなので、システムのコストは、アナログくし

形フィルタを備えた従来の装置に比べて削減される。

【0168】本発明の範囲は、前記実施例に限定されない。とりわけ第2実施例の特徴事項及び第3実施例の特徴事項を組み合わせることが可能である。この装置によると、デジタルユニットの出力側及びアナログユニットの出力側は、アナログユニットの入力側及びデジタルユニットの入力側にそれぞれ接続することができる。

【0169】また、その他の重要な構成は、図3bの構造を、MPEGエンコーダ、ビットストリームプロセッサ及びMPEGデコーダなしで第4実施例において使用することである（図9参照）。これによって、図9に図3bのスイッチを加えることによって、S-VHSアナログユニット15からのビデオ信号を、表示前にビデオデコーダ及びビデオエンコーダを介して通過させることができる。

【0170】また、注意すべきは、様々な構成によってビデオ規格（NTSC、PAL及びSECAMなど）間の変換が可能となり、該変換は、ビデオ信号が4:2:2デジタルストリームに符号化されるや否や可能であるということである（該符号化は、以前に符号化された規格に依存していない）。なぜならば、ビデオエンコーダは、ビデオ信号を、NTSC、PAL及びSECAMのいずれかの規格に従って発生させるからである。

【0171】上記記載はビデオ信号についてであるが、該ビデオ信号に組み込まれるオーディオ信号についても同様である。

【図面の簡単な説明】

【図1】図1は、前述の従来のビデオ装置における信号処理の全体構成を示す。

【図2a】図2aは、本発明の第1実施例を示す。

【図2b】図2bは、図2aのマルチプレクサを詳細に示す。

【図2c】図2cは、第1実施例の変形例を示す。

【図2d】図2dは、図2cの構成のさらなる発展形態を示す。

【図3a】図3aは、本発明の第2実施例を示す。

【図3b】図3bは、第2の実施例をさらに詳細に示す。

【図4a】図4aは、第2実施例の変形例を示す。

【図4b】図4bは、ユーザが指示を入力するための第1スクリーンを示す。

【図4c】図4cは、ユーザが指示を入力するための第2のスクリーンを示す。

【図4d】図4dは、ユーザの指示の入力及び実行を可能にするための主要素子を示す。

【図5】図5は、第2実施例における素子を示す。

【図6a】図6aは、VHS規格に従って記録されたテープを示す。

【図6b】図6bは、VHSテープから読み出した画像の一方を概略的に示す。

【図6c】図6cは、図6bの画像の他方を概略的に示す。

【図6d】図6dは、図6bの画像を概略的に示す。

【図6e】図6eは、従来のアナログVCRにおける、一時停止モードにある図6bの画像を示す。

【図6f】図6fは、本発明のVCRにおける、一時停止モードにある図6bの画像を概略的に示す。

【図7】図7は、本発明の第3実施例を示す。

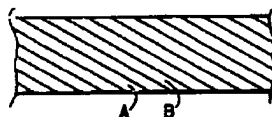
【図8】図8は、第3実施例の特定の適用例を示す。

【図9】図9は、本発明の第4実施例を示す。

【符号の説明】

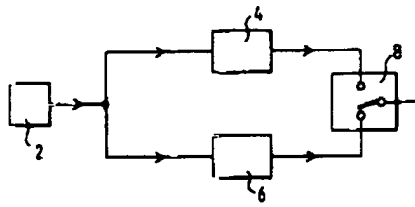
2、12、112 アナログ発信源、 4、14 アナログ記録再生ユニット、 6、16 デジタル記録再生ユニット、 8、18 モニタスイッチ、18 第1モニタスイッチ、 19 第2モニタスイッチ、 10、20、125 ディスプレイ、 15 S-VHSアナログユニット、 22 経路スイッチ、 24 ドラムユニット、 26 マイクロプロセッサ、 28 ビデオデコーダ、 30 MPEGエンコーダ、 32 ビットストリームプロセッサ、 34 MPEGデコーダ、 36 ビデオエンコーダ、 38 デジタルスイッチ、 40 デジタルチューナ、 42、118 マルチプレクサ、 44、130、138 第1スイッチ、 46、132、140 第2スイッチ、 48 第1経路スイッチ、 50 第2経路スイッチ、 52 S-Videoコネクタ、 54 輝度スイッチ、 55 色差スイッチ、 56 メモリ、 58 受信機、 60 オンスクリーンディスプレイ（OSD）プロセッサ、 62 検出手段、 114 デジタル発信源、 116 デジタルエンコーダ、 120 媒体インターフェース、 122 デジタルデコーダ、 123、124 マルチプレクサ118の入力側、 128 マルチプレクサ118の出力側、 134 デジタルビデオ発信源、 136 トランスコーダ、 150 記録スイッチ

【図6a】

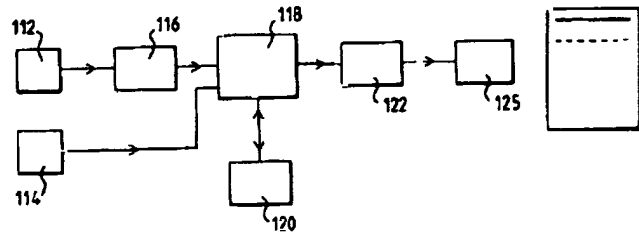




【図 1】



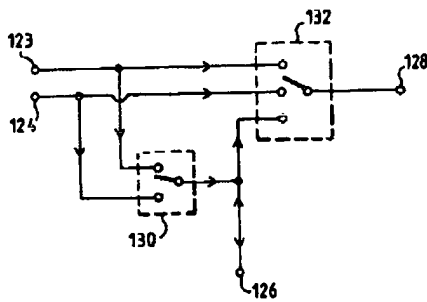
【図 2 a】



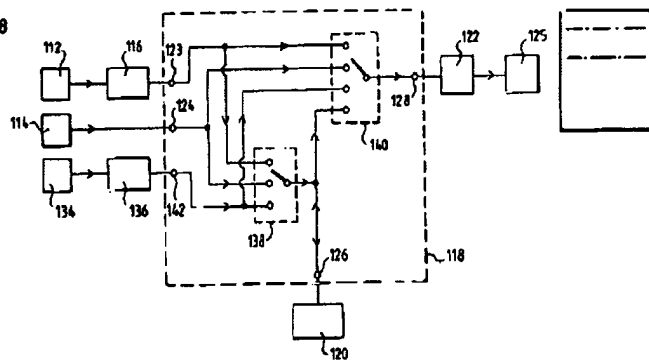
【図 6 b】



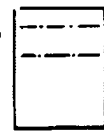
【図 2 b】



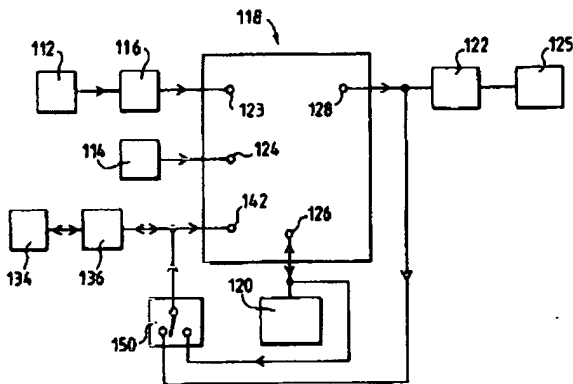
【図 2 c】



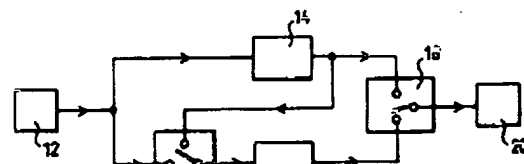
【図 6 c】



【図 2 d】



【図 3 a】



【図 4 b】

VHS再生または S-VHS再生	
デジタル画質改善	OFF

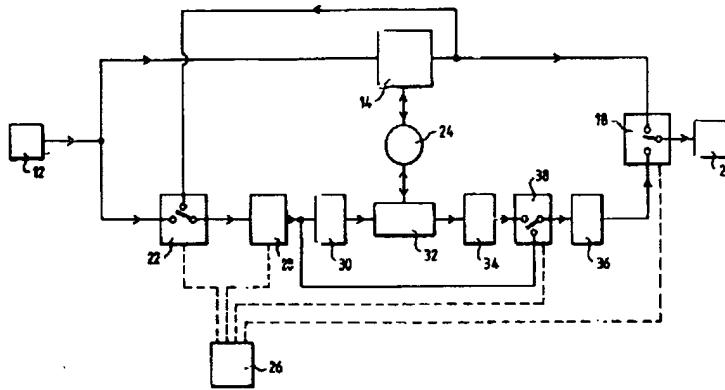
【図 4 c】

VHS再生または S-VHS再生	
デジタル画質改善	ON
輝度	MED
ディテール	LOW
鮮鋭度	MED
色差	HIGH
時間軸補正	ON
デフォルト設定	

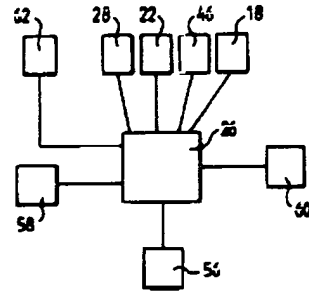
【図 6 d】 【図 6 e】 【図 6 f】



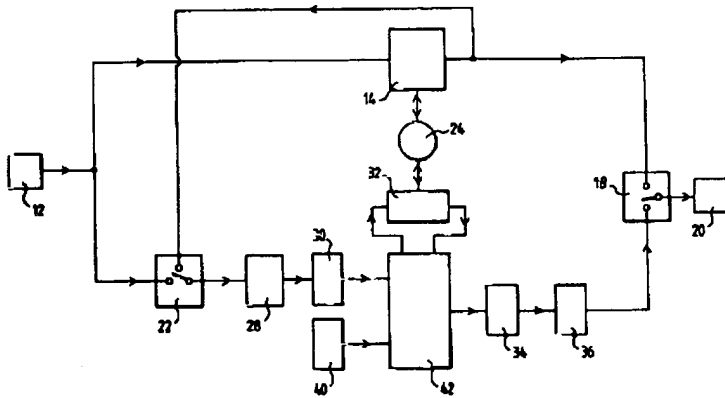
【図3b】



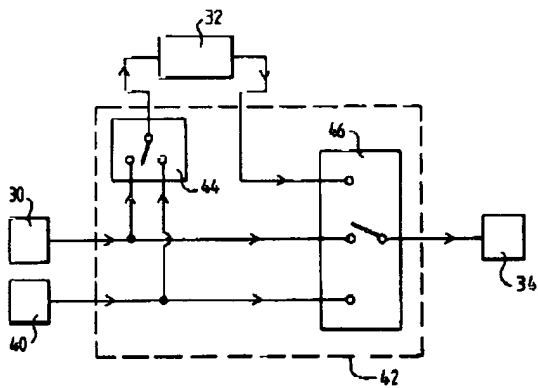
【図4d】



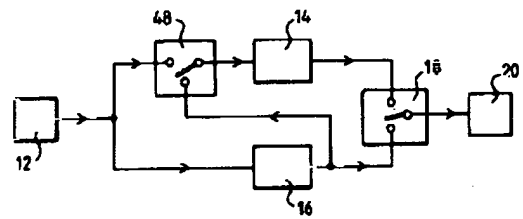
【図4a】



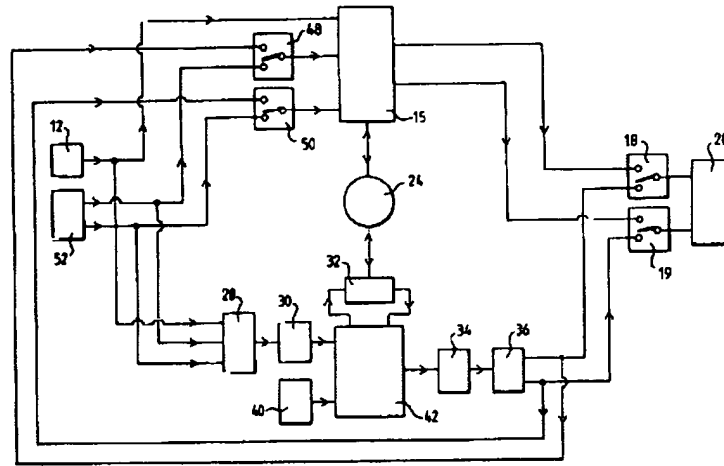
【図5】



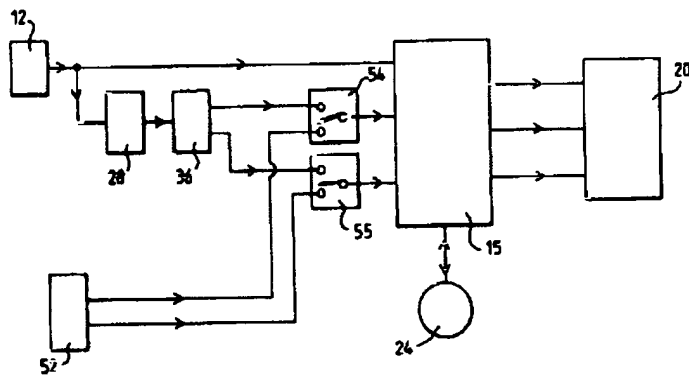
【図7】



【図8】



【図9】



フロントページの続き

(72)発明者 チー ラム タン  
シンガポール国 シンガポール ナンバー  
06-297 ウッドランズ ドライヴ 14  
ブロック 520

(72)発明者 アンドレイ ジオロコフスキー  
シンガポール国 シンガポール トレヴォ  
ース パーク 02-05 トレヴォース ク  
レセント 66